

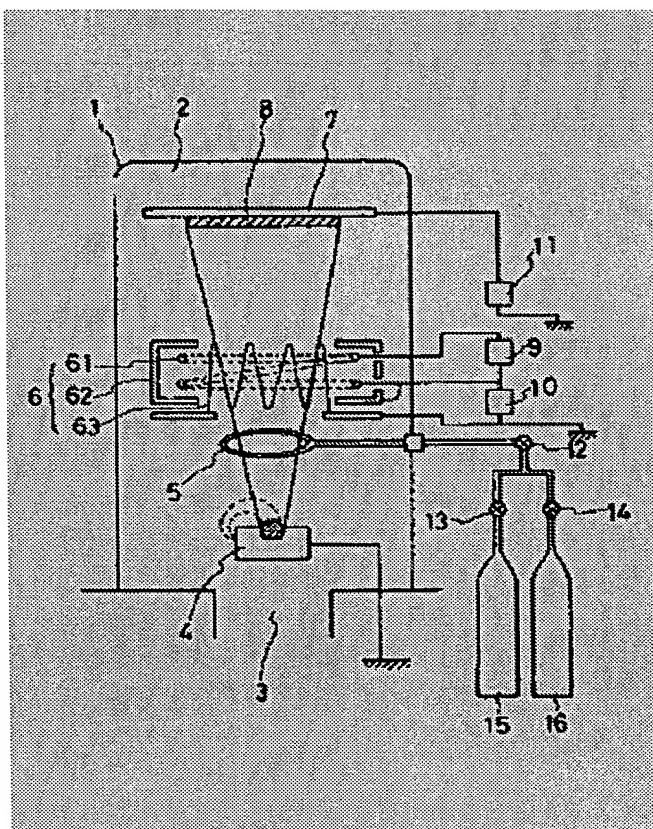
# MANUFACTURE OF THIN FILM SEMICONDUCTOR

Patent number: JP59096718  
Publication date: 1984-06-04  
Inventor: KAMISAKA TOSHIO; others: 01  
Applicant: SEKISUI KAGAKU KOGYO KK  
Classification:  
- international: H01L21/203; G03G5/08; H01L31/08  
- european:  
Application number: JP19820207376 19821125  
Priority number(s):

## Abstract of JP59096718

**PURPOSE:** To obtain the amorphous silicon thin film of high photoconductivity, high dark resistivity and high growing speed by a method wherein gas ion and silicon ion which are formed by colliding accelerated electron against the mixed gas and the like of hydrogen and oxygen and a silicon simple is collided against the substrate surface.

**CONSTITUTION:** A vacuum chamber 2 is brought into a high vacuum condition of  $1 \times 10^{-5}$  or below, and the mixed gas of hydrogen and oxygen or hydrogen and nitrogen is introduced from a gas introducing tube 5 in such a manner that partial pressure will be brought in the range from  $1 \times 10^{-5}$  Torr to  $8 \times 10^{-4}$  Torr. Then, the silicon atomlike particles vaporized by an electron beam evaporation source 4 and the introduced mixed gas are ionized by performing ionization or dissociation using the high speed electron sent from an electron generator 6. On this gas ion and silicon ion, high energy is given by applying a negative DC voltage to the substrate holder 7 using a power source 11, and after an amorphous silicon thin film has been formed on the surface of the substrate 8 by making incident of said energy on the substrate, the above is treated by heat in a hydrogen plasma atmosphere.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

**BEST AVAILABLE COPY**

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—96718

⑨ Int. Cl.<sup>8</sup>  
H 01 L 21/203  
G 03 G 5/08  
H 01 L 31/08

識別記号

庁内整理番号  
7739—5F  
7447—2H  
7021—5F

⑭ 公開 昭和59年(1984)6月4日

発明の数 1  
審査請求 未請求

(全 5 頁)

⑬ 薄膜半導体の製造方法

⑯ 発明者 宮本和明

尼崎市南塚口町2丁目1番2—  
905号

⑰ 特 願 昭57—207376

⑱ 出 願 昭57(1982)11月25日

⑰ 出 願 人 積水化学工業株式会社

⑲ 発 明 者 上坂外志夫

京都府乙訓郡大山崎町円明寺島  
居前8番1号

大阪市北区西天満2丁目4番4  
号

明 細 書

1. 発明の名称

薄膜半導体の製造方法

2. 特許請求の範囲

- 1)  $10^{-5}$  トール以下の高真空中に排気された真空室内に  $1 \times 10^{-5}$  トールから  $8 \times 10^{-5}$  トールの範囲の分圧を有する様に水素ガスと酸素ガスの混合ガス或いは水素ガスと窒素ガスの混合ガスを導入し、該導入ガスと、シリコンを加熱蒸発することにより得られるシリコン単原子とに加速電子を衝突させて電離若しくは解離させ、かくして生成したガスイオン及びシリコンイオンに電界効果によつて高エネルギーを付与させて基材上に射突させることによりシリコン薄膜を形成させ、更に該薄膜を水素プラズマ中で熱処理することを特徴とする薄膜半導体の製造方法。
- 2) 混合ガスの容量の割合が水素  $1.0$  に対し酸素或いは窒素が  $0.0$  / ないし  $0.5$  であることを特徴とする特許請求の範囲第1項に

記載の薄膜半導体の製造方法。

3. 発明の詳細な説明

本発明はシリコンからなる薄膜半導体の製造方法に関する。

水素を含む非晶質シリコン膜は、高い光導電性、優れた耐熱性、高い表面硬度を有し、優れた電子写真用感光体として期待されている。しかし、通常の方法で作られた膜は暗抵抗率が  $10^{10} \Omega \text{cm}$  と低く  $0.1 \mu\text{m}$  法による電荷潜像の形成には不適当であつた。そこで、高い光導電性を損なうことなく、暗抵抗率を増加させるためにいくつかの方法が提案されている。例えば、 $\text{SiH}_4$  ガス中に微量の  $\text{B}_2\text{H}_6$  ガス及び  $\text{O}_2$  ガスを導入し、グロー放電法で非晶質シリコン膜を堆積させる方法、 $\text{SiH}_4$  ガス中に  $\text{B}_2$  を混合してグロー放電法で非晶質シリコン膜を堆積させる方法などが行なわれている。

しかしながらこれらの方法では、性能的には優れた非晶質シリコン膜を得ることはできるが、膜の成長速度が通常  $100$ — $500 \text{ \AA/min}$  と遅く、電子写真感光体として必要な膜厚 ( $20 \mu\text{m}$  以上)

を得るために、極めて長時間を有し、生産性が悪いという欠点を有している。

そこで本発明は、高い光導電性を有し、かつ暗抵抗率が高く高速成長可能な電子写真感光体として有用な非晶質シリコン膜からなる薄膜半導体の製造方法を提供する。

而して本発明方法は、 $1 \times 10^{-5}$  トール以下の高真空中に排気された真空室内に  $1 \times 10^{-5}$  トールから  $5 \times 10^{-4}$  トールの範囲の分圧を有する様に水素ガスと酸素ガスの混合ガス或いは水素ガスと窒素ガスの混合ガスを導入し、該導入ガスと、シリコンを加熱蒸発することにより得られるシリコン原子とに加速電子を衝突させて電離若しくは解離させ、かくして生成したガスイオン及びシリコンイオンに電界効果によつて高エネルギーを付加させて基材上に射突させることによりシリコン薄膜を形成させ、更に該薄膜を水素プラズマ中で熱処理することを要旨としている。

以下、本発明方法を詳述する。第1図及び第2図は本発明方法を実施するための装置を示す。第

1図は、プラズマ発生のための電極(4)、シリコン薄膜が蒸着された基材(6)及び基材(6)を加熱するためのヒーター(4)（電源等は図示されていない）が設置されている。真空槽(1)の外方には、プラズマを発生させるための電源(9)と、ガス導入管(5)、バルブ(4)により流量調節可能に接続された水素が充填されたポンプ(4)が設置されている。

基材(6)としては、材質、形状共に特に限定されるものでなく、高分子材料、セラミックス材料或いは金属材料のいずれでも良く、形状もフィルム状、薄板状或いはドラム状のものであつても良い。また、第1図の蒸着装置と第2図のプラズマ装置は、必ずしも別々の真空槽である必要はなく、開閉シャッター等で分離された2つの真空室を有する同一の真空槽であつてもよく、こうすることにより、蒸着プロセスからプラズマ処理プロセスへ真空を破ることなく移ることができる。

第1図及び第2図に示される装置を用いて薄膜半導体を製造するには、基材(6)を基材ホルダー(7)に取り付け、電子ビーム蒸発源(4)にシリコンを供

給し、第1図において、(1)は真空槽で、非晶質シリコン薄膜を得るためのものである。この槽(1)内に形成された真空室(2)は排気口(3)に連結された排気系装置（図示されていない）により  $1 \times 10^{-5}$  までの高真空中に排気されることが可能になつており、そして真空室(2)には電子ビーム蒸発源(4)（電源回路等は図示されていない）、ループ状のガス導入管(5)、電子発生装置(6)、基材ホルダー(7)及びそれに取り付けられた基材(8)が設置されている。真空槽(1)の外方には、電子発生装置を動作させるための電源(9)及びその回路、基材ホルダーに電圧を印加するため電極(4)及びその回路、ループ状ガス導入管(5)にバルブ(4)により流量調節可能に接続された水素、酸素或いは窒素が充填されたポンプ(4)が設置されている。第2図は、第1図の装置で形成されたシリコン薄膜をプラズマ処理するためのものである。真空槽(1)内の真空室(2)は排気口(3)に連結された排気系装置（図示されていない）によつて  $1 \times 10^{-5}$  トールまでの高真空中に排気されることが可能になつており、真空室(2)にはガス導入

管(5)、バルブ(4)により流量調節可能に接続された水素が充填されたポンプ(4)が設置されている。第2図は、第1図の装置で形成されたシリコン薄膜をプラズマ処理するためのものである。真空槽(1)内の真空室(2)は排気口(3)に連結された排気系装置（図示されていない）によつて  $1 \times 10^{-5}$  トールまでの高真空中に排気されることが可能になつており、真空室(2)にはガス導入

管(5)、バルブ(4)により流量調節可能に接続された水素が充填されたポンプ(4)が設置されている。第2図は、第1図の装置で形成されたシリコン薄膜をプラズマ処理するためのものである。真空槽(1)内の真空室(2)は排気口(3)に連結された排気系装置（図示されていない）によつて  $1 \times 10^{-5}$  トールまでの高真空中に排気されることが可能になつており、真空室(2)にはガス導入

前記の如くしてイオン化されたガスイオン及びシリコンイオンに対し、基材ホルダー(7)に電源(4)により負の直流電圧を印加することで高エネルギーを付与し、基材(8)の表面に入射せしめかくして薄膜半導体である非晶質シリコン薄膜を形成させる。ここで高エネルギーとしては運動エネルギーが常温において10eV から5keVまでの範囲であり、好ましくは100eV から2keV である。

次に非晶質シリコン薄膜が形成された基材を真空室(2)の電極(4)上に配設し、排気口(3)から1×10<sup>-5</sup> トール以下の高真空中に排気する。真空室(2)の真空度が安定してから、ガス導入管(4)よりバルブ(5)を開閉しながら水素ガスを分圧0.1トールから5トールの範囲になる様導入する。次いで電源(4)により電極(4)と電極(5)の間に直流電界を生じせしめプラズマを発生させる。この時印加させる電圧としては500Vから5kV であるのが好ましい。また、プラズマ処理中、基材(8)はヒーター(6)によって100℃から500℃までの範囲の温度に保

たれている。かくして、特性の優れた薄膜半導体を得る。

第1、2図に示した装置を用いてシリコン薄膜を形成する具体例を次に記す。

#### 〔具体例1〕

第1図に示される装置を用い、高純度シリコン塊(99.9999%以上)を電子ビーム蒸発源(4)に入れ、基材(8)としてガラス板(米田コーニング社製7059ガラス)を用い、基材ホルダー(7)に取り付け下記の条件で基材(8)の表面に厚さ2μmの蒸着膜を形成させた。

混合ガス導入前の圧力 : 2×10<sup>-5</sup> トール  
 水素と酸素の混合比 : 1:0.05  
 混合ガスの分圧 : 7×10<sup>-5</sup> トール  
 イオン化電圧 : 300V  
 イオン化電流 : 200mA  
 イオン加速電圧 : 500V  
 基材の温度 : 250℃  
 蒸着速度 : 2000Å/min

かくして得られたシリコン薄膜を、第2図に示

される装置を用いて下記の条件でプラズマ処理を行った。

水素導入前の圧力 : 2×10<sup>-5</sup> トール  
 水素分圧 : 0.2トール  
 印加電圧 : 1kV  
 放電電流 : 5mA  
 基材の温度 : 300℃  
 処理時間 : 30分

かくして得られたシリコン薄膜をX線回折で解析した結果非晶質であり、特性は下記の通りであった。

暗抵抗率 : 8×10<sup>14</sup> Ωcm  
 光照射下での抵抗率 : 6×10<sup>10</sup> Ωcm  
 (照射条件 : He-Neレーザー 300mW/cm<sup>2</sup>)

#### 〔比較例1〕

具体例1と同一の条件で厚さ2μmの蒸着膜を形成させ、プラズマ処理を行なわないで、特性を調べた所下記の通りであった。

暗抵抗率 : 5×10<sup>8</sup> Ωcm  
 光照射下での抵抗率 : 6×10<sup>8</sup> Ωcm

#### 〔具体例2〕

混合ガスを水素と酸素(混合比1:0.2)に変え、具体例1と同一の条件で蒸着及びプラズマ処理を行なった。膜厚2μmの試料をX線回折で解析した結果非晶質で、特性は下記の通りであった。

暗抵抗率 : 3×10<sup>10</sup> Ωcm  
 光照射下での抵抗率 : 2×10<sup>10</sup> Ωcm

#### 〔比較例2〕

具体例2においてプラズマ処理を行なわない薄膜の特性は下記の通りであった。

暗抵抗率 : 6×10<sup>10</sup> Ωcm  
 光照射下での抵抗率 : 8×10<sup>10</sup> Ωcm

以上説明したように本発明方法は、シリコン薄膜を高速度で作成した後水素プラズマ中で熱処理するものであるから、ダングリングボンドを著しく減少させることができ、光照射により抵抗率が著しく下るという優れた特性を有するシリコン薄膜を得ることができるのである。従つて本発明の方法によれば簡単に高品質の薄膜半導体を得る

ことができ、特に電子写真感光体の製造に好適である。

#### 4. 図面の簡単な説明

第1図は非晶質シリコン薄膜を得るための装置の構成図、第2図はシリコン薄膜をプラズマ処理するための装置の構成図である。

図1…真空室 図2…基材

特許出願人 秋水化学工業株式会社  
代表者 廣田基利

